

# Bench test of phase detector module

Y.Honda

2006/10/18

## 概要

The phase detector module newly made for IP-BPM was tested in detail. Gain, band width, saturation level, phase shift etc. were checked for each sub-module in the module. It was confirmed that the module worked as expected.

## 1 はじめに

### 1.1 目的

IPBPM用に新規に製作した714MHz用の位相検出器(Detector module)の特性を調べておく。基本的な設計は以前のモデルと同じであるが、以下の点を変更した。

- 検出位相を4つに増やした。位相調整が完全でなくとも位置位相と角度位相を最構成可能になる。
- 帯域を広くした。最後のLPFの帯域を広くして、位相調整を正確にできるようにした。reference cavityとsensor cavityの周波数が少しずれていると相対位相が少しずつずれていくので、ある一瞬を除いては位相調整が正しくなくなる。出力のLPFの帯域が狭すぎると検出するタイミングをはっきりと決定できないのでこれを省き、必要に応じてモジュールの外部で別途容易することにした。
- 負電圧でなければ動作しないCharge ADCで正負両方に振れる信号を検出できるように、出力にオフセットを持たせるようにした。信号の無い状態でADCの読み値がレンジの真ん中くらいになるようにオフセットを調整する。
- 中身をサブモジュール化し、Limiter部を他のモジュールに分けた。動作テストがやりやすくなる。

位相検出器が位相検出器として動作することは既に簡単にテストされている(4つの位相成分が出力されることなど)。今回のテストで調べる項目は、

- 各サブモジュールが設計通り動作していることを確認する(ゲイン、周波数特性、位相調整等)。
- ノイズ量を測定し、初段でノイズが決まっていることを確認する。
- どの部分で回路の飽和が起こるか調べる。

である。

今のところ2台製作したが、テストの結果に問題なければ4台追加製作する予定。

## 1.2 モジュールの構成

図1に Detector モジュールのブロック図を示す。破線で囲んだ部分がサブモジュール化されており、それぞれのサブモジュールの入出力は SMA 等のコネクタになっているので容易に個別にテストできる。

Reference ポートの信号を位相基準として、Signal ポートの信号を 0 度、45 度、90 度、135 度で検出した成分を出力する。入力 は 714MHz を仮定しているが、IF Amp 内の BPF の帯域内であれば使用できるはずである。ただし、714MHz からずらして用いる場合、IF LO Booster B 内の半固定位相シフターを微調整しなければ 45 度と 135 度のポートでの検出位相が若干ずれる。Reference 入力には +1dBm 程度のパワーを入れる仕様になっているが、これは丁度このモジュールの前段に配置される Limiter モジュールの出力パワーと合わせてある。各出力 ch にはオフセットツマミが備えられており、ベースラインを調整することが出来る。

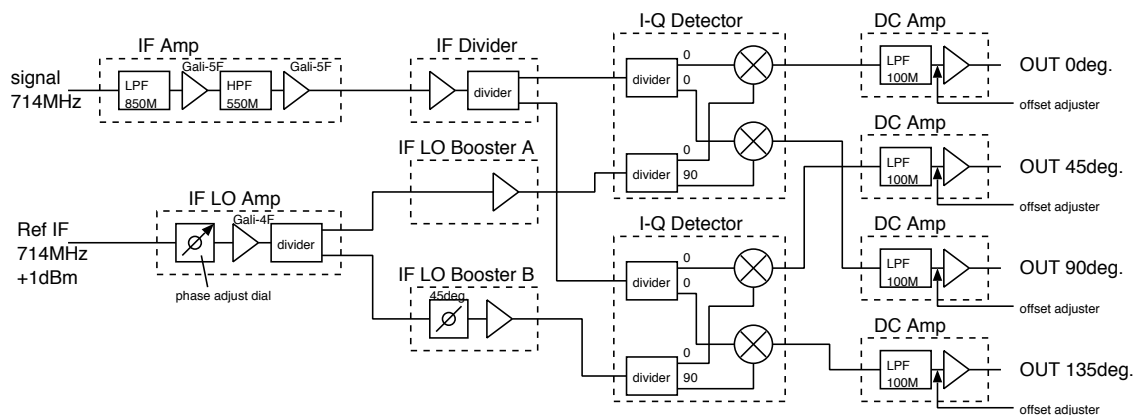


図1: Detector モジュールのブロックダイアグラム

## 2 測定

### 2.1 各サブモジュールの入出力の関係

I-Q Detector 以外の各サブモジュールについてゲイン、飽和レベル (1dB compression)、周波数特性、位相シフト量等を調べる。

#### 2.1.1 IF Amp 部

発振器から出力した 714MHz をパワーを変えながら入力し、サブモジュールの出力パワーをスペアナで測定した (図2)。ゲインは 46dB、入力-25dBm 以上で飽和することが分かる。

周波数特性を確認するために、入力パワーは-70dBm に固定して、周波数を変えて出力パワーを測定した (図3)。高周波数側の減衰が思ったよりゆっくりであるが、一応問題ないと思われる。

#### 2.1.2 IF Divider 部

2つの出力は Divider で分けて同等なので、一方を終端した状態で片方の出力を測定した。発振器からの 714MHz をパワーを変えながら入力し、出力パワーを測定した (図4)。ゲインは 0dB、入力+18dBm で飽和した。

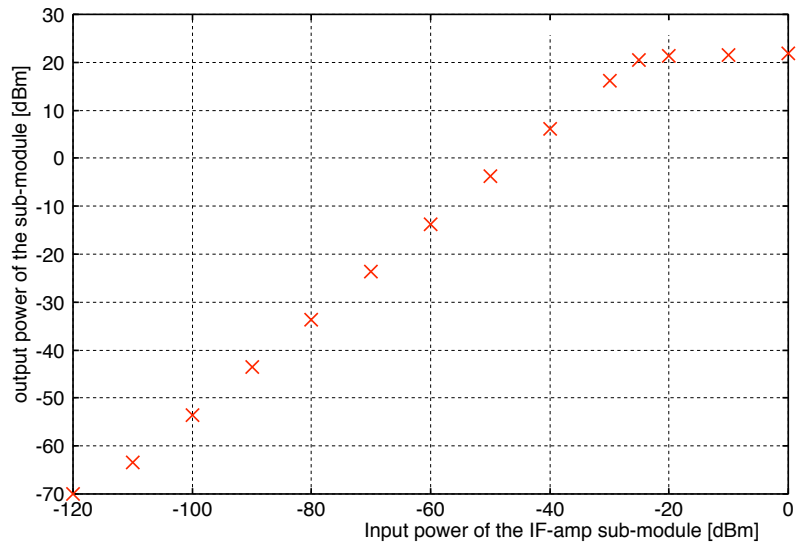


図 2: IF-Amp 部の入出力

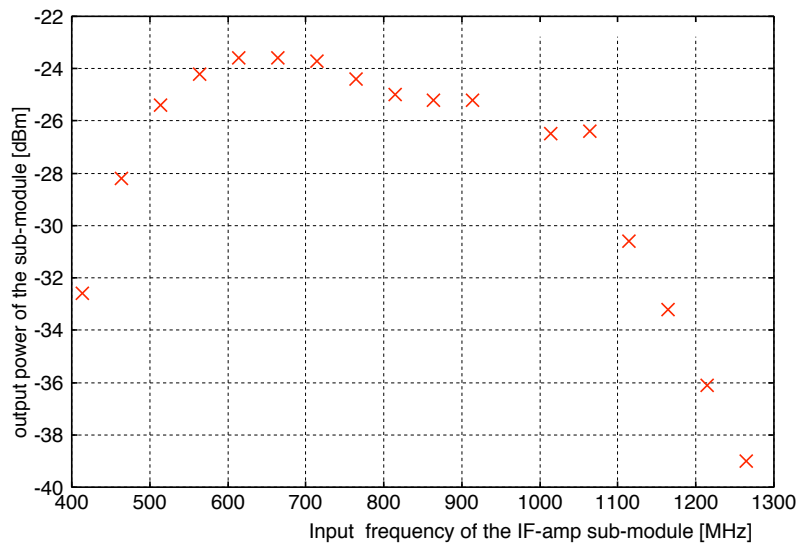


図 3: IF-Amp 部の周波数特性 (入力パワーは-70dBm に固定)

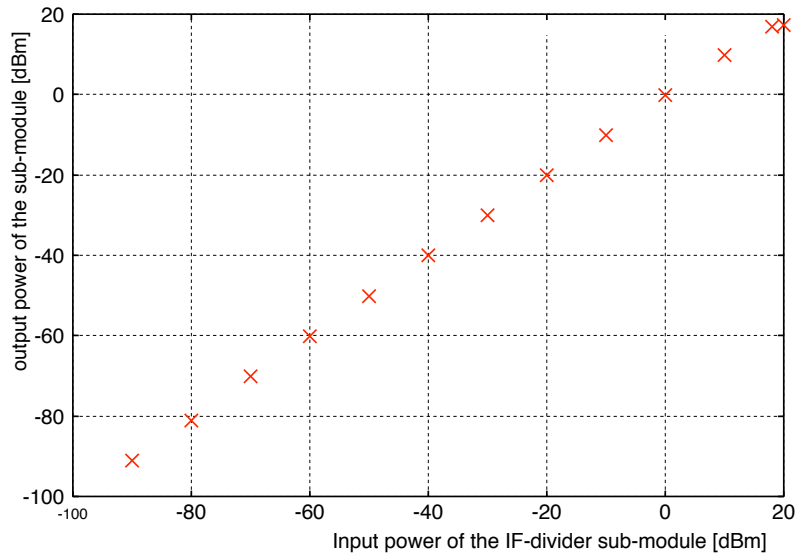


図 4: IF-Divider 部の入出力

### 2.1.3 IF LO Amp 部

2つの出力は Divider で分けて同等なので、一方を終端した状態で片方の出力を測定した。発振器からの 714MHz をパワーを変えながら入力し、出力パワーを測定した (図 5)。ゲイン-1.2dB であり、入力+10dBm で飽和した。通常の使用では Ref 入力は 1dBm 程度なので、このサブモジュールの出力は 0dBm 程度である。

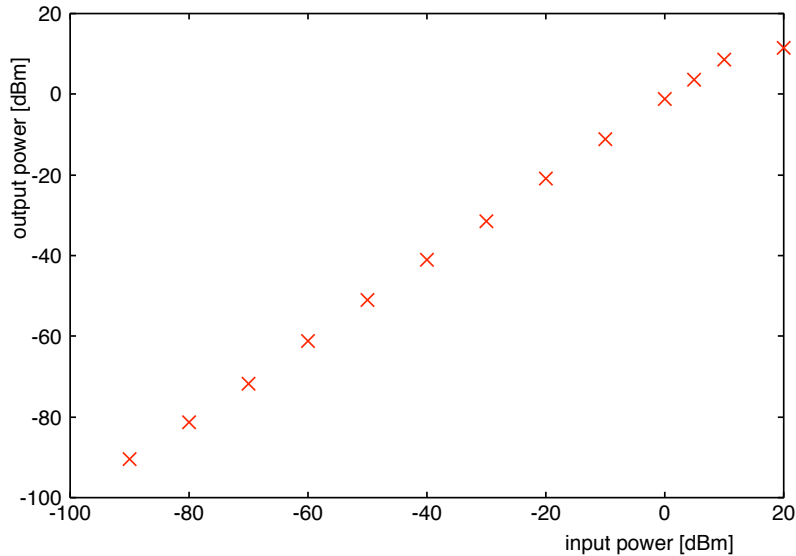


図 5: IF-LO-Amp 部の入出力

モジュール前面パネルのダイヤルから位相を調整できる。ダイヤルの調整範囲 (0~10) で位相変化量を調べた結果が図 6。一応 360 度変化できる、ただしダイヤルの回転とリニアでは無い。このときの振幅の変動が図 7 である。振幅変動は 5%以内である。

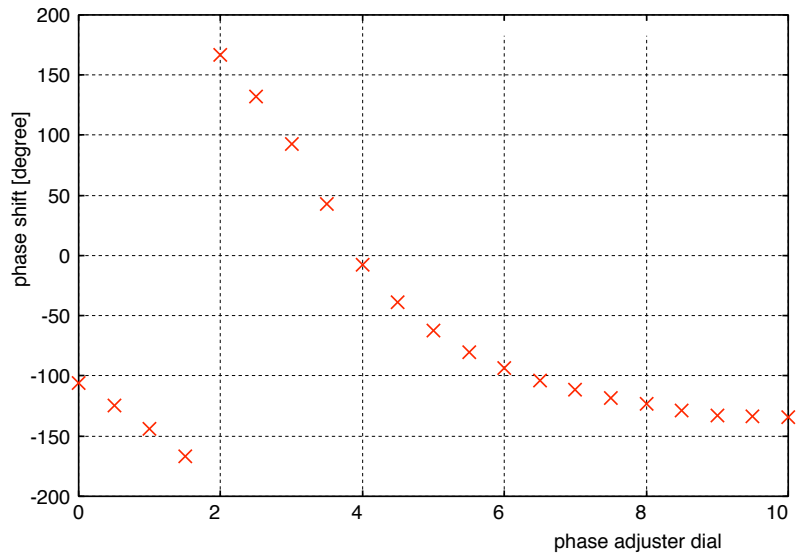


図 6: 位相調整ツマミによる位相変化

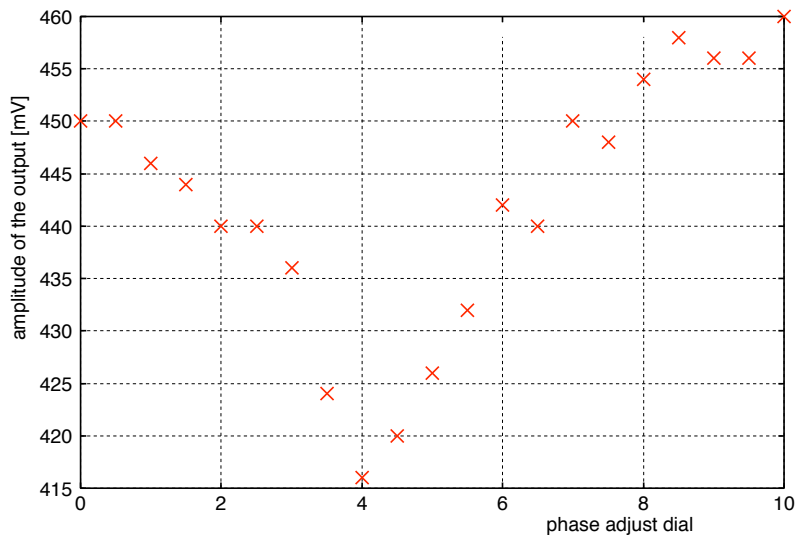


図 7: 位相調整ツマミによる振幅変化

## 2.2 IF LO Booster 部

IF LO Booster は A,B の 2 種類あるが、基板は同じであり、B の方には 45 度位相シフターが付いているのに対して A はそれをスキップしている。これらのサブモジュールの出力が I-Q Detector サブモジュールに入力される。I-Q Detector 内部ではまず 2 つに分配された後、3dB アッテネータを通過してミキサー (minicircuit ADE-12MH) に入力される。ミキサーの LO はスペックシートによると +13dBm で動作させることになっているので、I-Q Detector の入力で約 +20dBm のパワーになっていけば良い。

### 2.2.1 IF LO Booster A

発振器からの 714MHz をパワーを変えながら入力し、出力パワーを測定した (図 8)。ゲイン 21.5dB であり、入力 +3dBm で飽和した。通常の使用時は前段から 0dBm 程度の入力があるので、21.5dB 程度の出力になる。

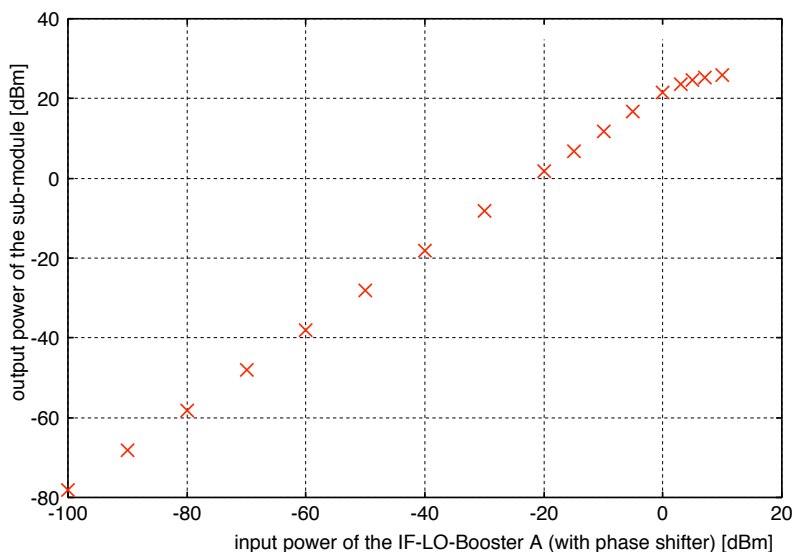


図 8: IF-LO-Booster A 部の入出力

### 2.2.2 IF LO Booster B

発振器からの 714MHz をパワーを変えながら入力し、出力パワーを測定した (図 9)。ゲイン 21.5dB であり、入力 +3dBm で飽和した。通常の使用時は前段から 0dBm 程度の入力があるので、21.5dB 程度の出力になる。

### 2.2.3 IF LO Booster A,B 間の相対位相

IF LO Amp の上流から信号を入力し、IF LO Booster A,B からの出力をオシロスコープで見ても位相差を測定した。位相シフターのシフト量が周波数に依存するので、714MHz で丁度 45 度になるようにあらかじめ微調整を行っておいた後、入力周波数を変えて測定した (図 10)。

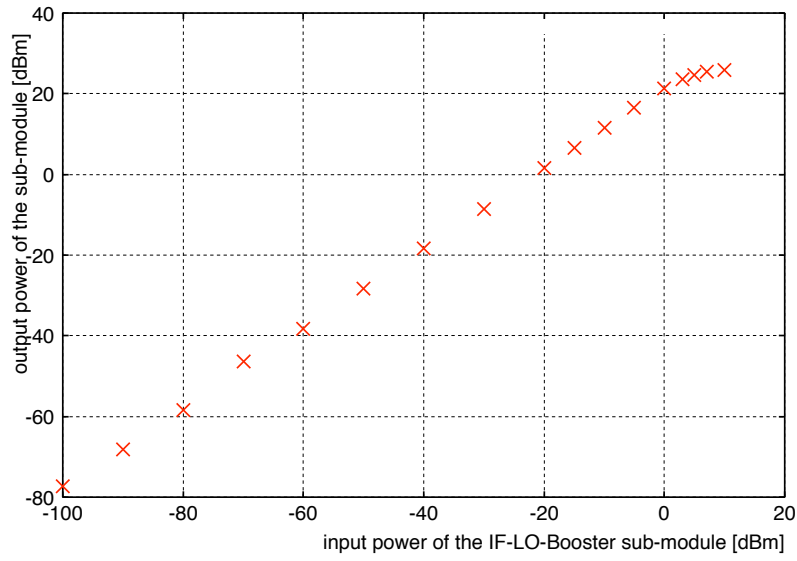


図 9: IF-LO-Booster B 部の入出力

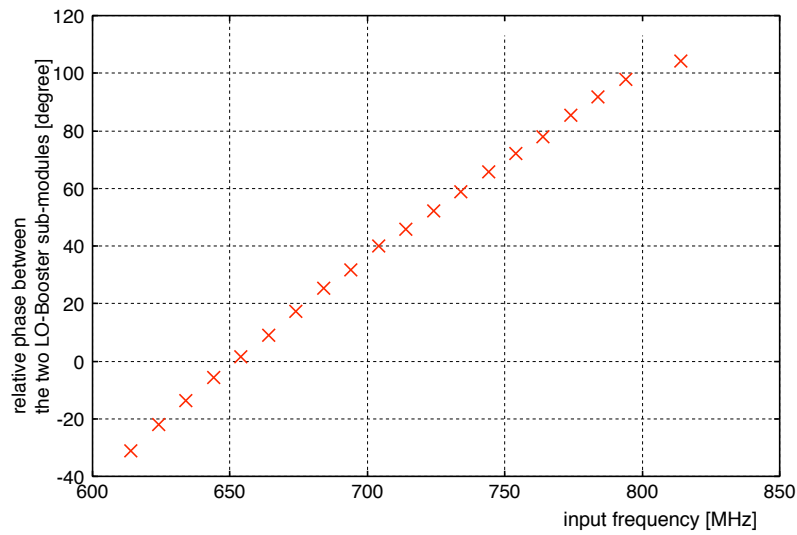


図 10: IF-LO-Booster A,B 間の相対位相

## 2.2.4 DC Amp 部

発振器を用いて 1MHz のサイン波を入力し、振幅を変化させて出力の振幅を測定した (図 11)。ゲイン 11 倍、入力振幅が 250mV の時に飽和する。但し、この測定はオフセットはゼロになるように調整した状態で行っているが、出力が  $\pm 2.6V$  で飽和するので出力に大きなオフセットをつけた場合はより小さな入力信号でも出力が  $\pm 2.6V$  に達したところで飽和することに注意する必要がある。予定では、このモジュールの出力を記録する Charge ADC に常に負極性の信号が入るようにするため始めから負オフセットをつける。レンジの中程 (-1.3V) にオフセットを設定するつもりなので、出力振幅が 1.3V になったところ、つまり入力振幅 118mV (-8.5dBm) で飽和する。

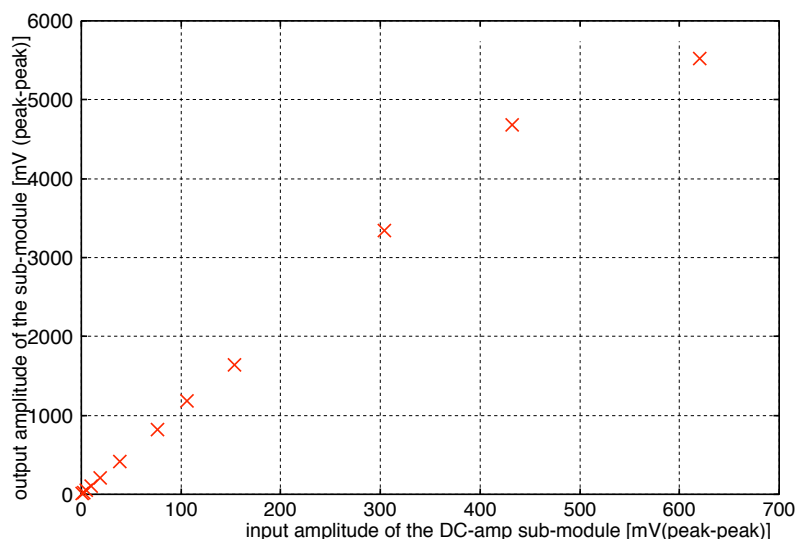


図 11: DC-Amp 部の入出力

周波数特性を確認するために、入力振幅は 116mV (peak-peak) に固定して、周波数を変えて出力パワーを測定した (図 12)。100MHz 強でカットオフであり、全体の帯域はここで決まっている。測定帯域を狭めたい場合は、このモジュールの後ろに LPF を追加することになる。

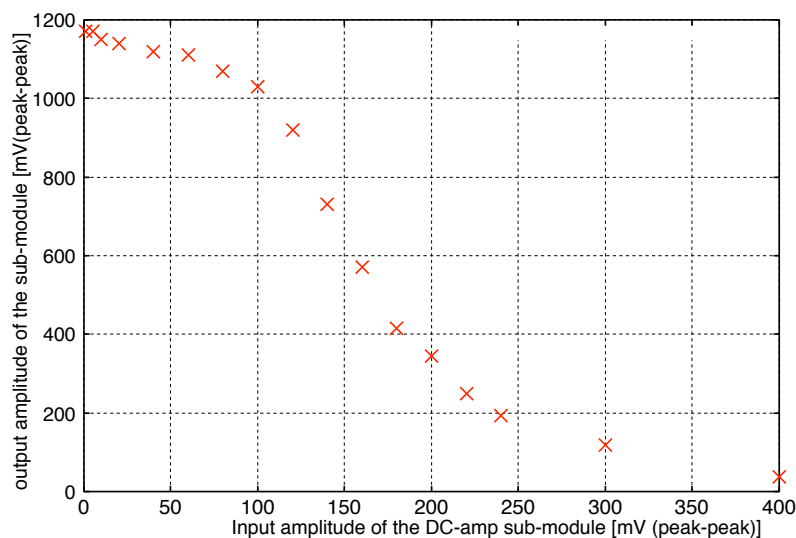


図 12: DC-Amp 部の周波数特性 (入力振幅は 116mVpp に固定)



## 2.3 モジュール全体のテスト

2台の独立な発振器を用いてモジュール全体でのテストを行った。714MHz付近で約1MHzずれた周波数をReferenceとSignalにそれぞれ入力して、出力の1MHzサイン波の大きさをオシロスコープを用いてrms値で測定した。Reference側は前段にLimiterモジュールを配置したので、その規定する出力パワー(+2.1dBm)が入力される。Signal側のパワーを変えながら測定を行った。オシロスコープの帯域をフルの場合と20MHzに設定した時について測定を行った結果を図13に示す。このテストを行ったときは出力のオフセットはゼロに調整されている。

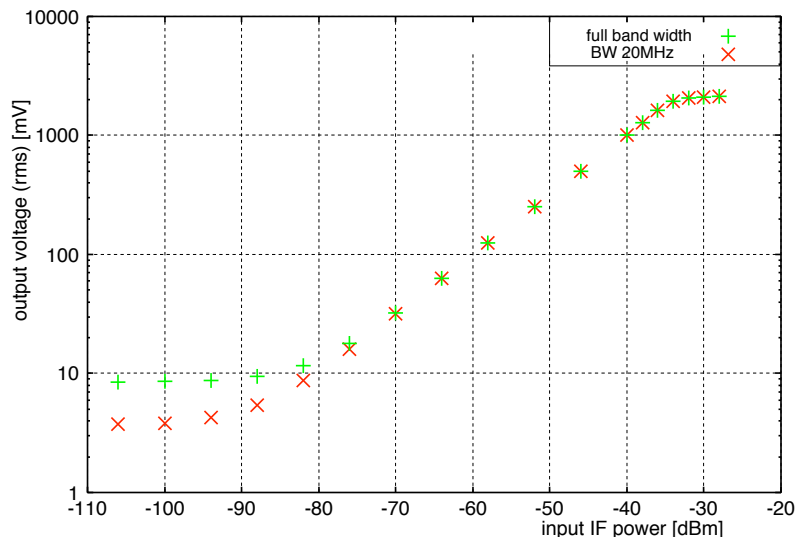


図 13: Detector module 全体の入出力

Refポートには、通常Limiterモジュールからの出力が入力されるのでほぼ一定パワーのはずであるが、特性を知っておくために、Refポート入力のパワーを変化させたときのゲイン変動を調べた。Signalポートには714MHz付近の一定のパワーを入力し、Refポートのパワーを変えて出力されるサイン波の振幅を測定した(図14)。

### 2.3.1 ノイズに関する考察

図13によると、信号がノイズに埋もれる限界(ノイズレベルから3dBのところ)は、入力信号換算で、-84dBm(full band width, ~100MHz)、-88dBm(20MHz band width)と読みとれる。熱ノイズを-174dBm/Hzとした時に、

$$-84 = -174 + 10 \log(100 \times 10^6) + NF \quad (1)$$

より、モジュールのノイズフィギュア(NF)は約10dBと評価できる。スペックシートによると、IF Amp内のアンプ(Gali-5F)のNFは3.5dBである。HPF-amp-LPF-ATT-ampの順に並んでおり、HPD,LPF,ATTでの減衰を考慮して、2段目のアンプまでのシステムでのNFを計算すると、4.75dBになる。また、ミキサーによる折り返しノイズが実効的に3dBノイズを増やすことを考慮すると、モジュール全体でのNFは7.75dBと計算される。測定値の10dBはこれと比較して、2.25dB程度大きいのが、発振器からモジュールまでのケーブルのロスが0.5dB程度あること、モジュール内の短いケーブルのロスもあること、帯域の決め方に依存する誤差等を考えると違いは1.5dBくらいではないかと思われ、概ね設計どおりである。

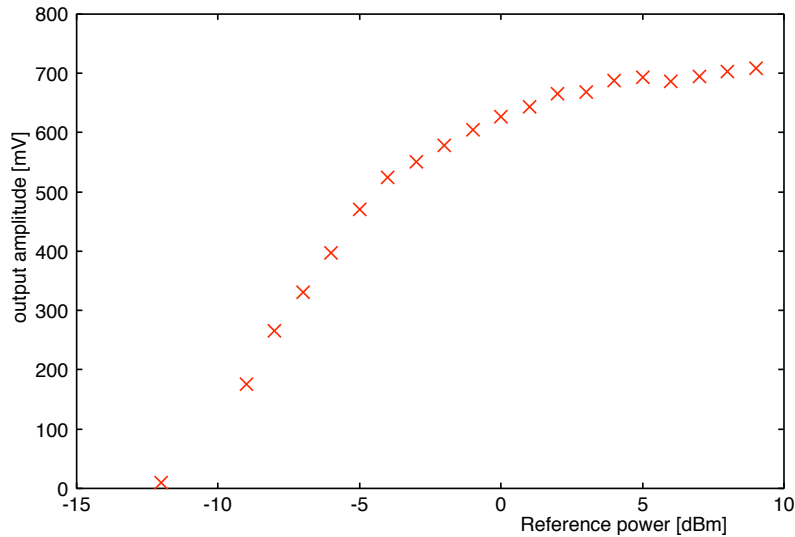


図 14: Ref ポートパワーに対する出力の依存

ノイズが初段で決まっていることを確かめるため、IF Amp の入力を終端した場合のモジュールの出力でのノイズ (case 1) と、IF Amp を取り外して IF Divider の入力を終端した場合 (case 2) のモジュールの出力でのノイズを比較してみた。オシロスコープで測定した出力ノイズの大きさ (rms) が、Full band width の場合 8.1mV (case 1), 1.1mV (case 2)、20MHz 帯域の場合 3.5mV (case 1), 0.4mV (case 2)、という結果であり、ノイズは IF Amp サブモジュールによって決まっていることが確認された。

### 2.3.2 飽和レベルに関する考察

図 13 によると、モジュールの入力が-35dBm 付近で出力が飽和する。図 24 によると IF 部はこの信号ではまだ飽和しない。IF 部の飽和レベルは入力換算で-25dBm 付近である。このことから、最初に飽和に達するのは DC Amp 部である。DC アンプに出力オフセットを加える場合は、飽和レベルがさらに 6dB 下がることを考えると入力換算で-40dBm 付近で飽和することになる。

NF を悪化させることなくレンジを広くとりたいならば IF 部の後にまだ 15dB 程度のアッテネータを挿入する余地がある。実際にビーム信号を見てレベル調整する時にこれを思い出すと良い。

## 3 まとめ

ノイズや飽和レベルなどについて、以前の測定より詳細にテストした結果、概ね設計通りであることが分かった。

## A 回路図

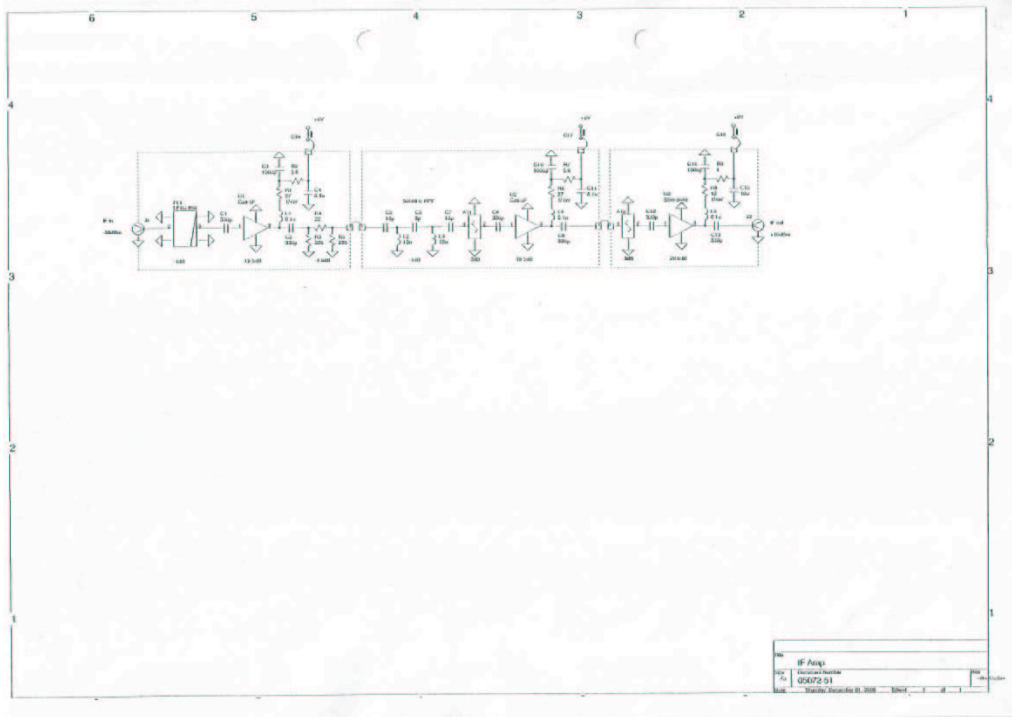


図 15: IF Amp サブモジュールの回路図

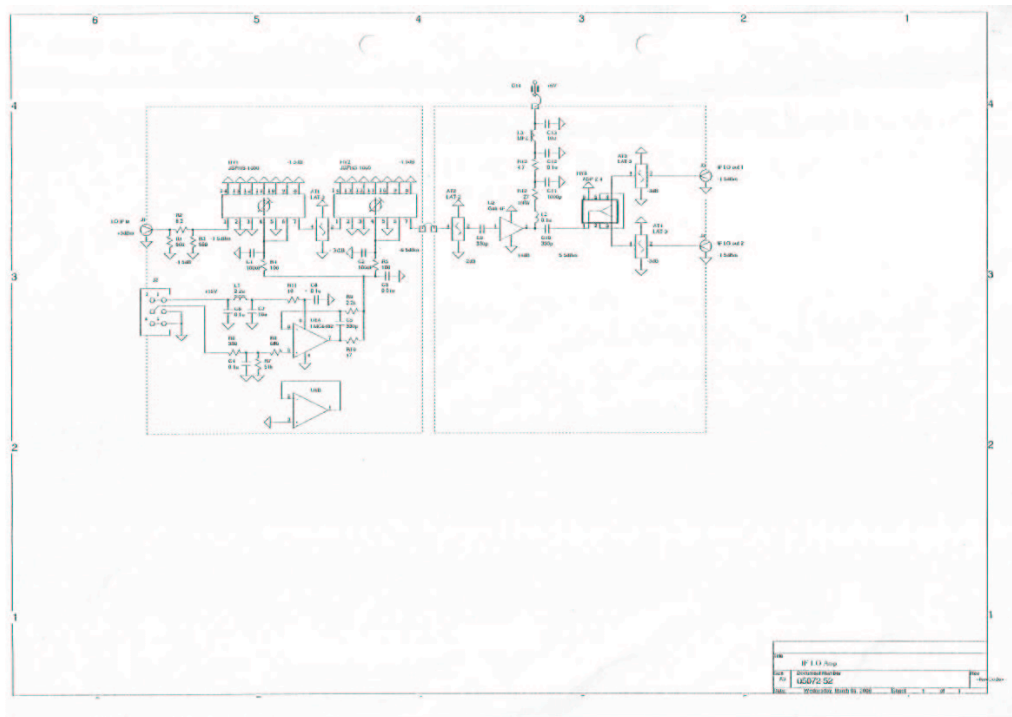


図 16: IF LO Amp サブモジュールの回路図

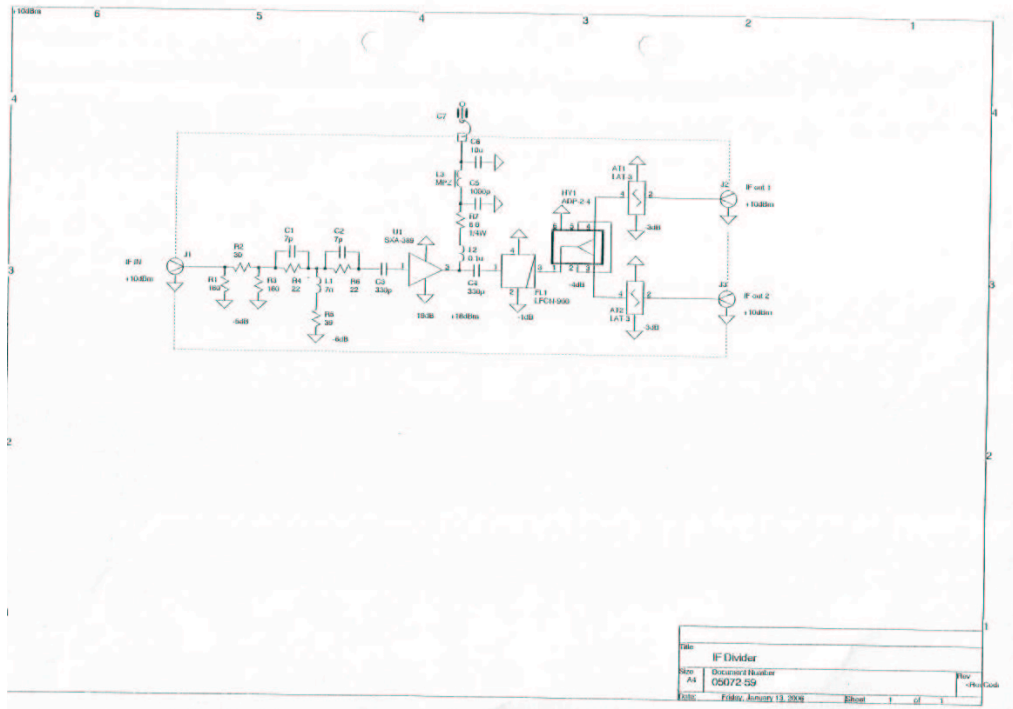


図 17: IF Divider サブモジュールの回路図

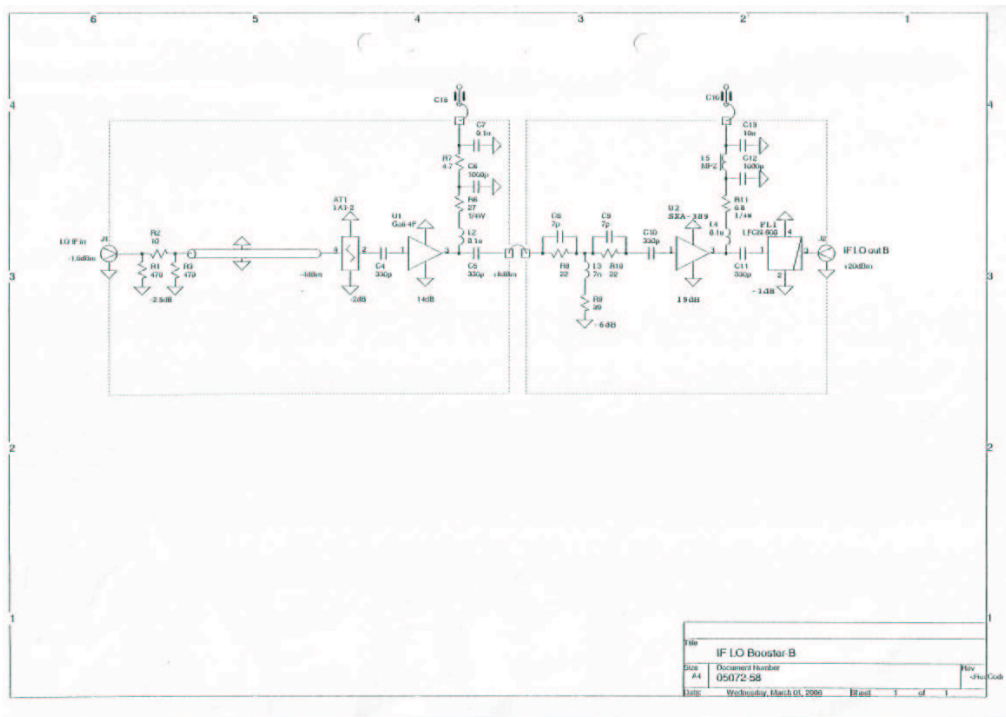


図 18: IF LO Booster B サブモジュールの回路図

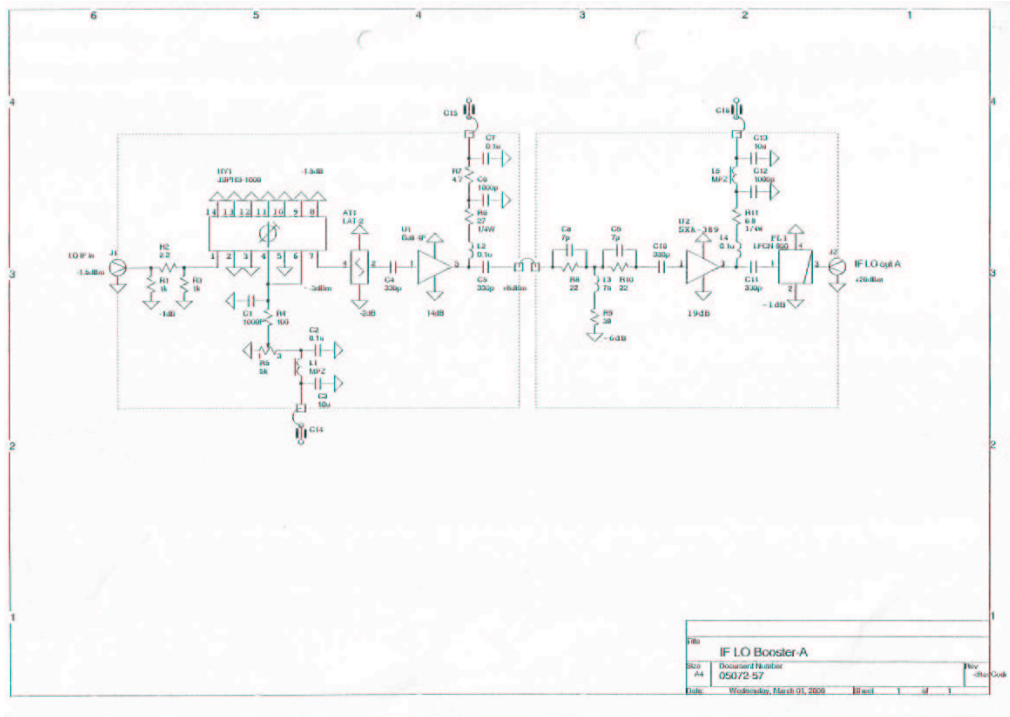


図 19: IF LO Booster A サブモジュールの回路図

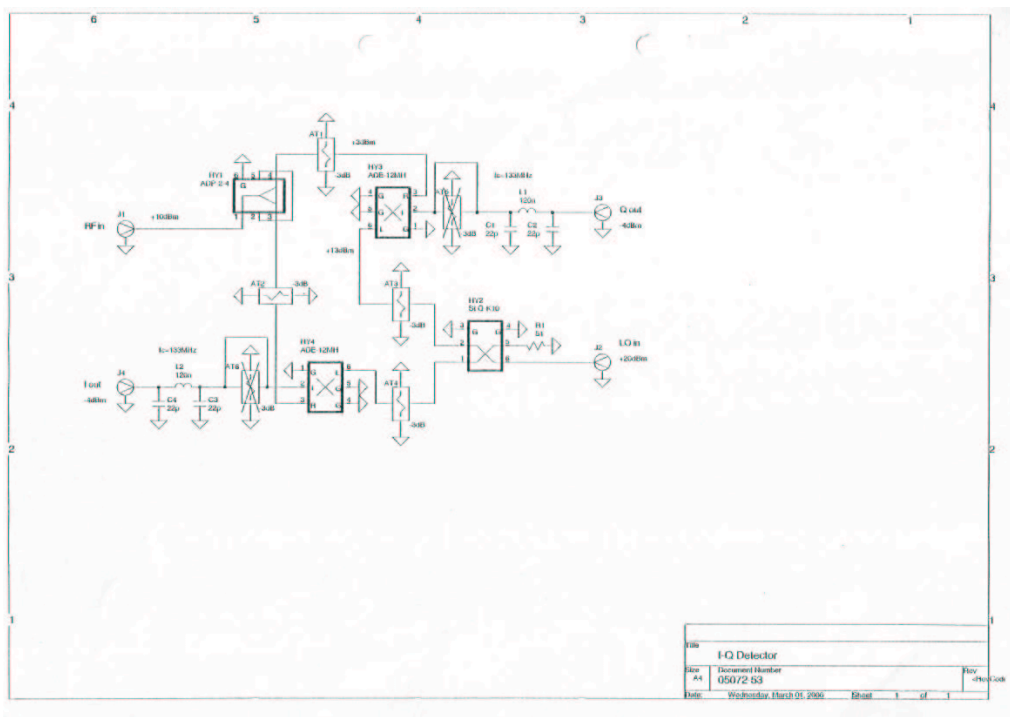


図 20: I-Q Detector サブモジュールの回路図

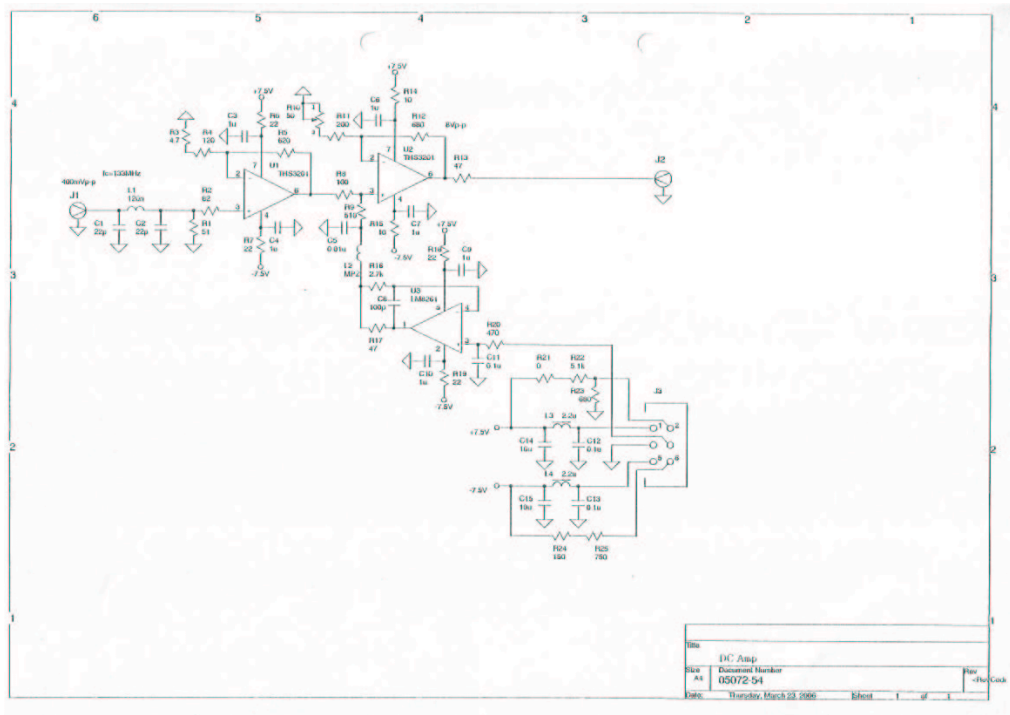


図 21: DC Amp サブモジュールの回路図