

# Noise survey of the Cavity BPM electronics

Y.Honda and Y.Inoue

2004/12/23

## 概要

Noise source of the cavity BPM electronics circuit was surveyed. Terminating the input of each stage of the electronics, the output signal of the last stage (phase detector) was measured by an oscillo scope, a spectram analyzer, and a charge-sensitive ADC. The dominant noise source was found to be in the converter module (and also in the first stage of the phase detector). The noise spectrum of the signal which was fed into the ADC was dominated by low frequency component.

## 1 動機と目的

12/08のビーム実験において、BPMのキャリブレーションを行った。(12/12のミニワークショップでの資料参照) 即ち、ビームを動かしながら cav.BPMの読みだし(ADC値)を他のstrip-line BPMの読み値と比較した。その結果、converter初段のアテネータを全て外した条件で、キャリブレーション係数は $200 \text{ ch}/\mu\text{m}$ と求まった。

charge-sensitive ADCは $200 \text{ pC}/14\text{-bit}$ のものを用いている。なお、このビーム実験ではADCの直前に $1/10$ のアテネータが入れてあり、ノイズによるふらつきがLSBより小さくならない範囲でダイナミックレンジをそこそこ確保できるようにしてあった。

電氣的ノイズを評価する目的で、X、Yのconverterの入力を $50\Omega$ で終端して(Ref.入力はそのままref.cavityに繋がれている)データを採った。これは、ビームがsensorの中心を通った状況を模擬しているつもりである。即ち、Ref.入力にはビームによる信号がやってくるが、X、Y入力には空洞の中心を通るためTM110の励振が無い状態である。

この状態でのパルス毎の読み値のふらつきは、ビーム強度を $\text{nominal}\pm 3.5\%$  ( $\text{nominal}\sim 0.9\times 10^{10} \text{ e}/\text{bunch}$ )の範囲に限って解析すると、 $13\text{ch}$  (rms)であった。(このビーム強度範囲ではふらつきと強度の相関はない)このふらつきの量を上に述べたキャリブレーション係数から評価すると、 $65 \text{ nm}$ に相当することが分かる。

我々の目標は $2 \text{ nm}$ の分解能であるから、電氣的ノイズをすくなくとも $1/30$ に低減させる必要がある。そのために必要なデータとして、ここではノイズの帯域、回路のどの段階でノイズが発生しているかを調べる。

## 2 セットアップ

図1に示されるような回路を組んだ。実際に近い状態で調べるために、回路の場所、ケーブルなどはビーム実験の場合と一致させてある。cavityの周波数( $6.55\text{GHz}$ )に一致したCWのRFをconverterのRin (Reference input)に入力した。Rin portのアテネータはビーム実験のときと同じく $40\text{dB}$ に設定した。信号のレベルはphase detectorのIntensity出力がビーム実験のときと同程度( $1\text{V}$ )となるように定めた。

回路モジュールには ver.1 及び ver.2 のタイプがある。ver.2 の phase detector の Xin, Yin のゲインは ver.1 のものより 20 dB 高く設計されている。この為、ver.1 の phase detector の Xin および Yin の直前に 17 dB の RF-Amp. を外部に追加しゲインを大体そろえるようにした。

最終的に phase detector から出力される信号 (おもに Y+,Y-) をオシロスコープ、スペクトラムアナライザあるいは charge-sensitive ADC (200pC/14bit) で測定した。

## 3 実験結果

### 3.1 ノイズ波形

はじめに、ver.1 の回路をについての結果を示す。phase detector の出力信号をオシロスコープおよびスペクトラムアナライザで観測した。図 2 は図 1(a) のセットアップで出力 Y+, Y-そして intensity を観測したものである。振幅で 30mVpp 程度、周期で 10nsec 以上のノイズが見られる。また、Y+ と Y-は良い相関がある。図 6 はこのときの Y+信号のスペクトルである。phase detection 後の LPF の特性が 110MHz の折れ曲がりにはあらわれていると思われる。

図 3 は図 1(c) のセットアップでのデータである。図 2 に比べ振幅が 1/4 程度に減り、7mVpp 程度になった。

図 4 は図 1(d) のセットアップ、17dB RF-Amp. の入力を終端した時のデータである。図 2 に比べ振幅が 1/4 程度に減り、7mVpp 程度になった。図 7 はこのときの Y+信号のスペクトルである。図 6 に比べ、全体が下がった。

図 5 は図 1(d) のセットアップ、phase detector で入力を終端した時のデータである。図 4 に比べさらに減り、2mVpp 程度になった。Y+と Y-に相関は見られないので残りにノイズは回路の最後の段に起源していると思われる。図 8 はこのときの Y+信号のスペクトルである。

同様の測定の、ver.2 の回路をについての結果を示す。

図 9 は図 1(b) のセットアップで出力 Y+, Y-そして intensity を観測したものである。図 12 はこのときの Y+信号のスペクトルである。

図 10 は図 1(c) のセットアップでのデータである。図 14 はこのときの Y+信号のスペクトルである。

図 11 は図 1(d) のセットアップ、phase detector で入力を終端した時のデータである。図 13 はこのときの Y+信号のスペクトルである。

### 3.2 ゲート幅との関係

charge-sensitive ADC はゲート信号によって与えた時間幅で信号を積分する。ノイズの帯域によって、ゲート幅を広くとるのがよいか、狭くとるのが良いかが変わって来ると思われる。ゲート幅を 30 nsec から 800 nsec まで変えて行き ADC の読み値のふらつき (rms) を調べた。

ver.1 の回路について、converter の入力を終端した場合 (図 1(a))、RF-Amp. の入力で終端した場合 (図 1(d))、phase detector の入力で終端した場合 (図 1(d))、RF-Amp. を使用しないで converter の入力で終端した場合 (図 1(b)) 及び ADC 単体で入力を終端した場合の結果を図 15 に示す。

ver.2 の回路について、converter の入力を終端した場合 (図 1(b)) と phase detector の入力で終端した場合 (図 1(d)) の結果を図 16 に示す。

## 4 考察

オシロスコープの写真、あるいは ADC のふらつきを見て分かるように、converter を繋ぐ／繋がらないでノイズの振幅に大きな変化が見られる。また、図 15 から ver.1 で RF-Amp. を使用しない場

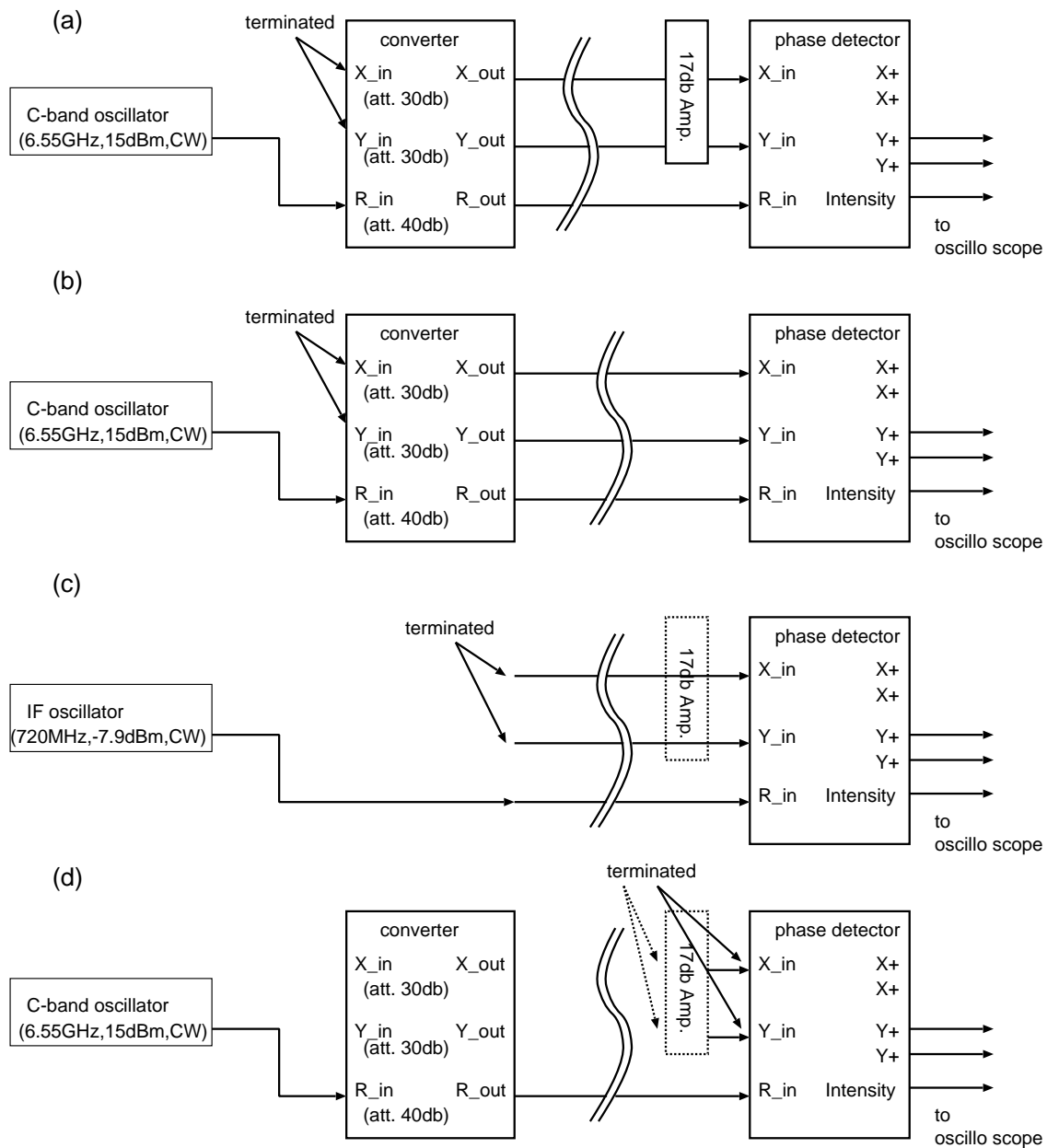


図 1: 回路のセットアップ。(a)ver.1 回路で converter 入力を終端する場合。(b)ver.2 回路で converter 入力を終端する場合。(c)トンネル側でケーブルを終端する場合。この場合 720MHz を信号発生器から入力する。(ver.1 回路の場合は 17dB RF-Amp. がある。) (d)phase detector 入力を終端する場合。(ver.1 回路の場合は 17dB RF-Amp. がある。)

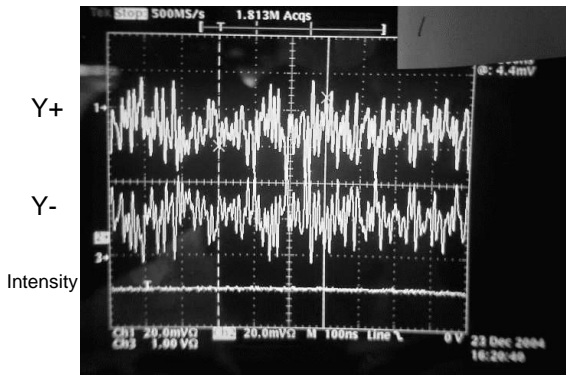


図 2: converter 入力を終端した時。(20 mV/Div, 100 nsec/Div)

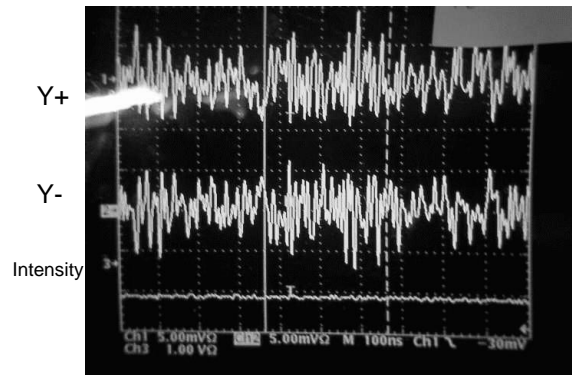


図 3: トンネル側でケーブルを終端した時。(5 mV/Div, 100 nsec/Div)

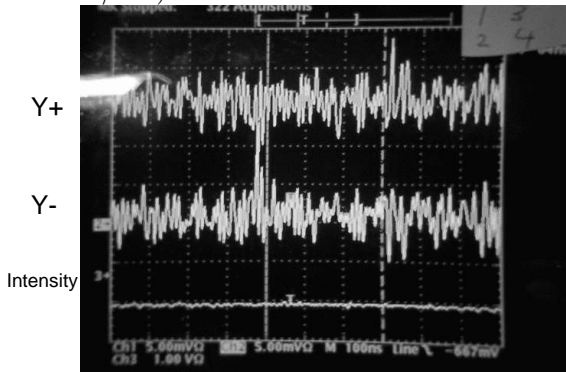


図 4: RF-Amp. 入力を終端した時。(5 mV/Div, 100 nsec/Div)

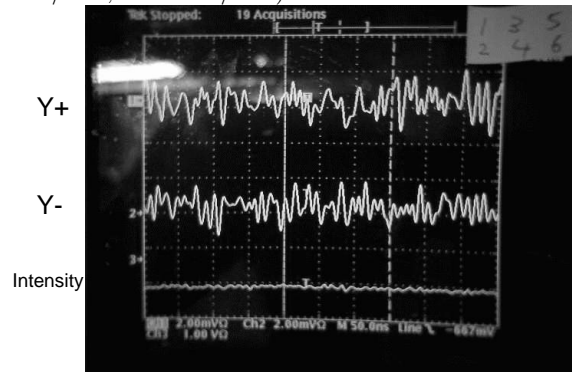


図 5: phase detector 入力を終端した時。(2 mV/Div, 50 nsec/Div)

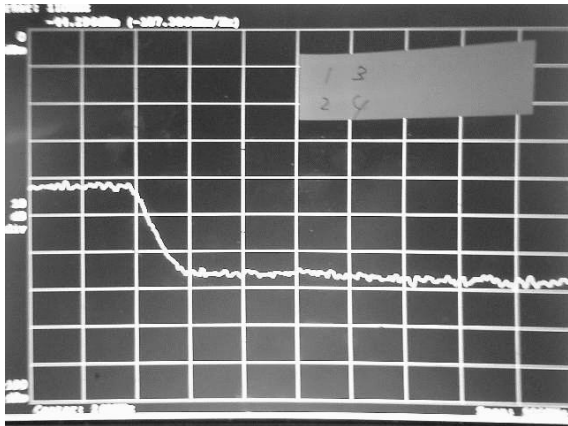


図 6: converter 入力を終端した時。(10dB/Div, 50MHz/Div)

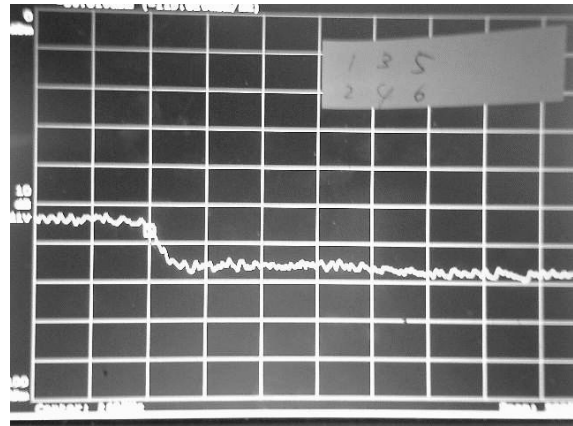


図 7: RF-Amp. 入力を終端した時。(10dB/Div, 50MHz/Div)

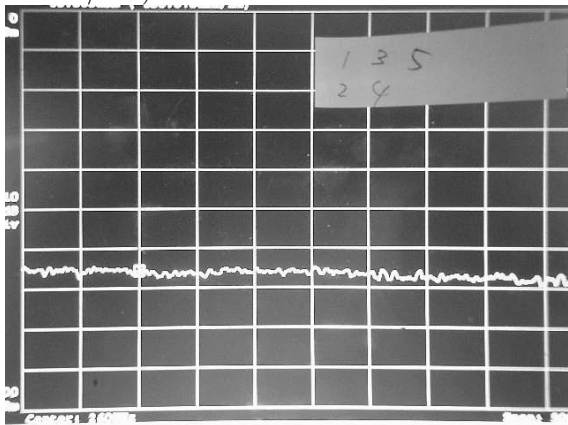


図 8: phase detector 入力を終端した時。(10dB/Div, 50MHz/Div)

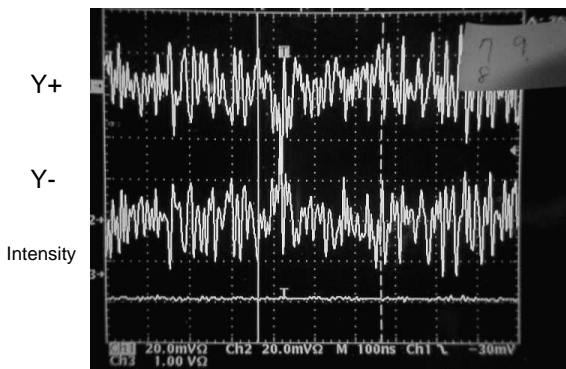


図 9: converter 入力を終端した時。(20 mV/Div, 100 nsec/Div)

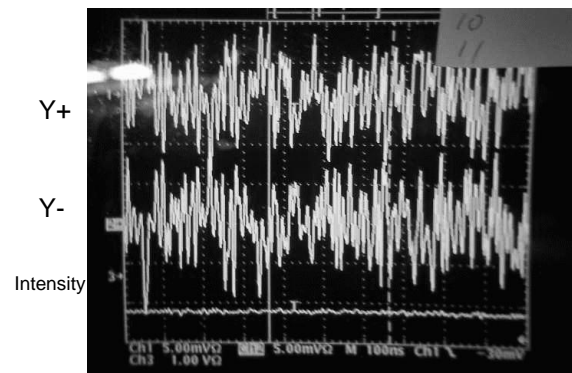


図 10: トンネル側でケーブルを終端した時。(5 mV/Div, 100 nsec/Div)

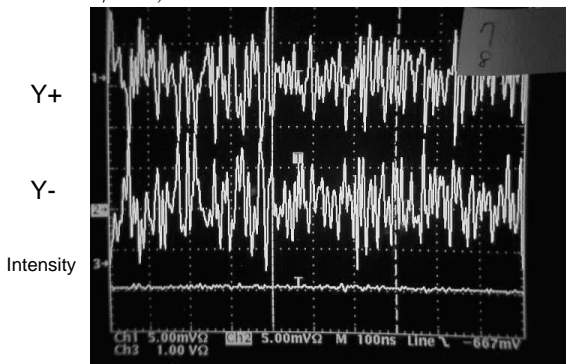


図 11: phase detector 入力を終端した時。(5 mV/Div, 100 nsec/Div)

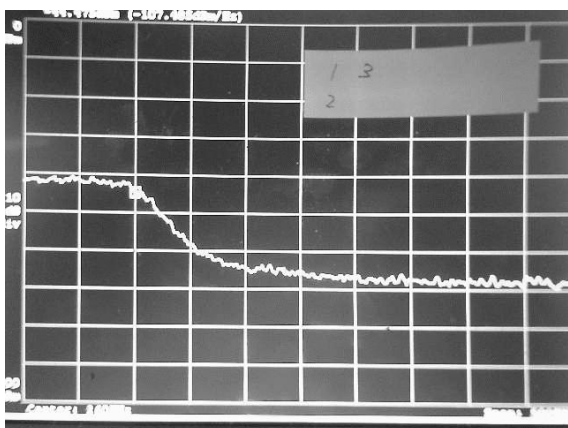


図 12: converter 入力を終端した時。(10dB/Div, 50MHz/Div)

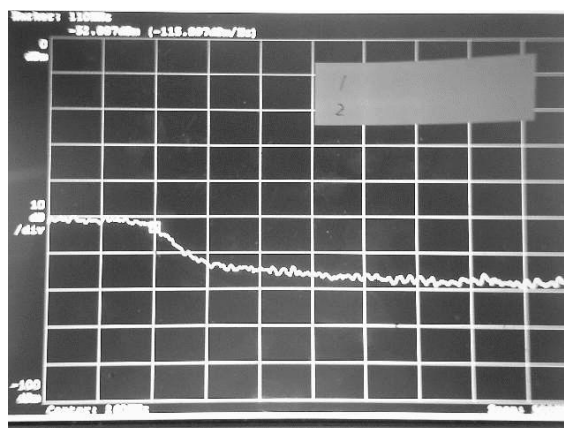


図 13: phase detector 入力を終端した時。(10dB/Div, 50MHz/Div)

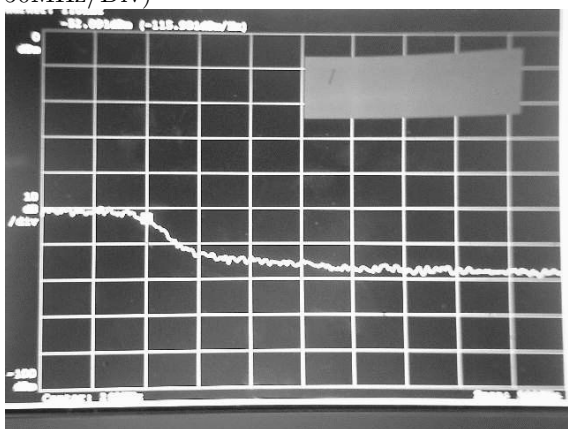


図 14: トンネル側でケーブルを終端した時。(10dB/Div, 50MHz/Div)

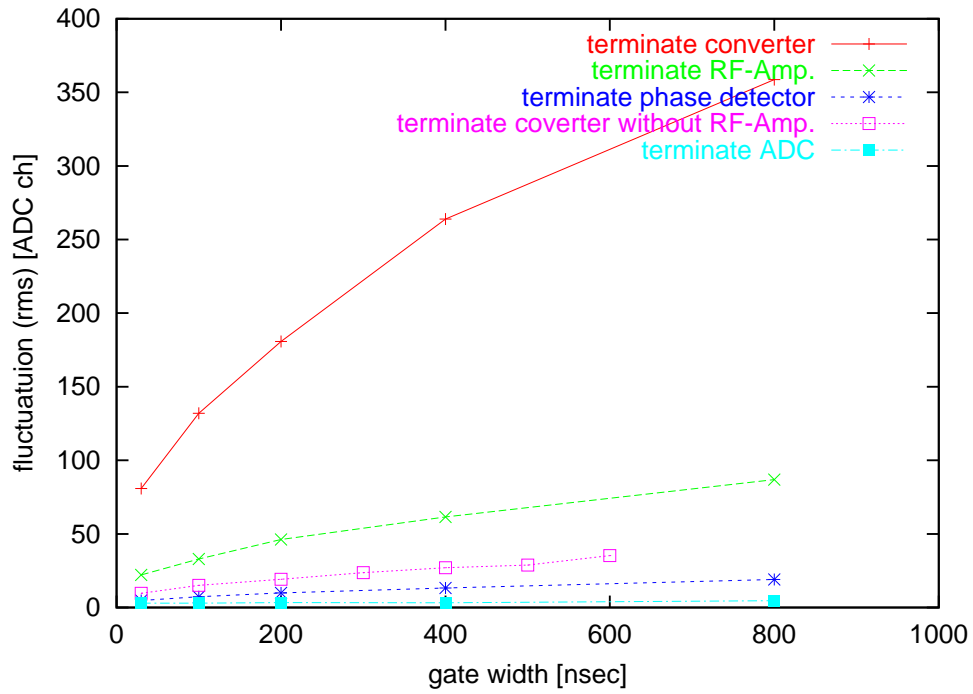


図 15: ゲート幅を変えて行ったときのペDESTAL値のふらつき (rms) の変化 (ver.1 の回路)。

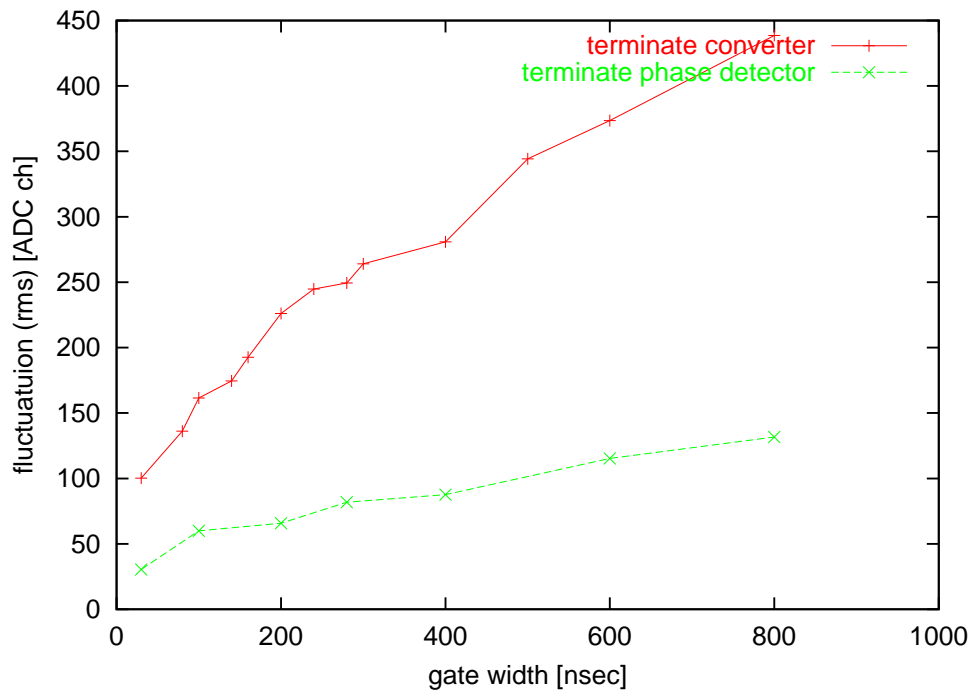


図 16: ゲート幅を変えて行ったときのペDESTAL値のふらつき (rms) の変化 (ver.2 の回路)。



合だと、かなりノイズが減ることが分かる。また、ADC のゲート幅を大きくとるとふらつきも大きくなる傾向があることから、最終的な信号のノイズは低周波が主であることがわかる。このことは、信号のスペクトルに最終段の LPF の特性がそのまま見えていることから分かる。

現状の 1/30 を目標とすると、ADC の値のふらつきで数カウントまで落とす必要があるが、そのためには converter と phase detector の最初の段の改良がどちらも必要である。